

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-55038

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 3 D 3/06

H 0 3 D 3/06

A

H 0 4 L 27/14

H 0 4 L 27/14

Z

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号

特願平9-212031

(22) 出願日

平成9年(1997) 8月6日

(71) 出願人 000221199

東芝マイクロエレクトロニクス株式会社  
神奈川県川崎市川崎区駅前本町25番地1

(71) 出願人 000003078

株式会社東芝  
神奈川県川崎市幸区堀川町72番地

(72) 発明者 江村 由宏

神奈川県川崎市川崎区駅前本町25番地1  
東芝マイクロエレクトロニクス株式会社内

(72) 発明者 小川 敦

神奈川県川崎市幸区堀川町580番1号 株  
式会社東芝半導体システム技術センター内

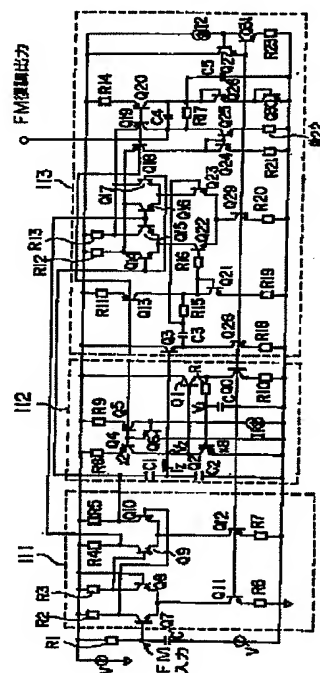
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 FM復調回路

(57) 【要約】

【課題】 FM復調回路の移相手段をIC内に収め、外付け部品の削減を図る。

【解決手段】 振幅制限手段111の出力端は、移相手段112の入力端と乗算手段113の第1入力端に接続される。移相手段112は、振幅制限手段111の出力端と接地点の間に直列接続されるコンデンサC1、C2と、コレクタ（出力端）がコンデンサC1、C2の接続点に接続されるトランジスタQ2と、トランジスタQ2のベースに接続される低域通過フィルタC・Rとから構成される。トランジスタQ2のエミッタは、接地点に接続され、コンデンサC1、C2の接続点は、乗算手段113の第2入力端に接続される。



## 【特許請求の範囲】

【請求項 1】 FM信号が入力され、前記 FM信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM復調信号を出力する乗算手段とを具備し、前記移相手段は、前記振幅制限手段の出力端と電源端子の間に直列接続される第 1 及び第 2 コンデンサと、出力端が前記第 1 及び第 2 コンデンサの接続点に接続される電圧電流変換手段と、前記電圧電流変換手段の入力端に接続される低域通過フィルタ手段とから構成され、前記第 1 及び第 2 コンデンサの接続点は、前記乗算手段の第 2 入力端に接続されていることを特徴とする FM復調回路。

【請求項 2】 FM信号が入力され、前記 FM信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM復調信号を出力する乗算手段とを具備し、前記移相手段は、前記振幅制限手段の出力端と電源端子の間に直列接続される第 1 及び第 2 コンデンサと、コレクタが前記第 1 及び第 2 コンデンサの接続点に接続され、エミッタが前記電源端子に接続されるトランジスタと、前記トランジスタのベース及びコレクタ間に接続される抵抗と、前記トランジスタのベースと前記電源端子の間に接続される第 3 コンデンサと、前記トランジスタのコレクタに接続される電流源とから構成され、前記第 1 及び第 2 コンデンサの接続点は、前記乗算手段の第 2 入力端に接続されていることを特徴とする FM復調回路。

【請求項 3】 FM信号が入力され、前記 FM信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM復調信号を出力する乗算手段とを具備し、前記移相手段は、前記振幅制限手段の出力端と第 1 電源端子の間に直列接続される第 1 及び第 2 コンデンサと、コレクタが前記第 1 及び第 2 コンデンサの接続点に接続され、エミッタが前記第 1 電源端子に接続される第 1 トランジスタと、コレクタが第 2 電源端子に接続され、エミッタが前記第 1 トランジスタのベースに接続される第 2 トランジスタと、一方の入力端が前記第 1 及び第 2 コンデンサの接続点に接続され、他方の入力端が前記第 2 トランジスタのベースに接続される差動手段と、

前記第 1 トランジスタのコレクタに接続される第 1 電流源と、前記第 2 トランジスタのエミッタに接続される第 2 電流源と、前記第 2 トランジスタのベースと前記第 1 電源端子の間に接続される第 3 コンデンサとから構成され、前記第 2 トランジスタのエミッタは、前記乗算手段の第 2 入力端に接続されていることを特徴とする FM復調回路。

【請求項 4】 FM信号が入力され、前記 FM信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM復調信号を出力する乗算手段とを具備し、前記移相手段は、前記振幅制限手段の出力端と第 1 電源端子の間に直列接続される第 1 及び第 2 コンデンサと、ベースが前記第 1 及び第 2 コンデンサの接続点に接続され、コレクタが第 2 電源端子に接続され、エミッタが第 1 電流源を經由して前記第 1 電源端子に接続されるトランジスタと、一方の入力端が基準電圧源に接続され、他方の入力端が抵抗を經由して前記トランジスタのエミッタに接続され、出力端が前記トランジスタのベースに接続される差動手段と、前記差動手段の他方の入力端と前記第 1 電源端子の間に接続される第 3 コンデンサとから構成され、前記トランジスタのエミッタは、前記乗算手段の第 2 入力端に接続されていることを特徴とする FM復調回路。

【請求項 5】 前記振幅制限手段、前記移相手段及び前記乗算手段は、1 チップ内に集積されていることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の FM復調回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、FM検波回路に関するもので、特に外付け部品の削減を目的とした FM復調回路に使用されるものである。

## 【0002】

【従来の技術】図 5 は、従来の FM復調回路を示すブロック図である。この FM復調回路は、振幅制限手段 1 1 1、移相手段 1 1 2 及び乗算手段 1 1 3 の 3 つのブロックから構成され、FM信号は、振幅制限手段 1 1 1 に入力される。振幅制限手段 1 1 1 は、例えば、自動利得制御 (AGC) 回路であり、FM信号の最大電圧振幅を一定値に抑える役割を果たす。移相手段 1 1 2 は、FM信号の位相を所定量、例えば 90° だけ移動させる。乗算手段 1 1 3 は、振幅制限手段 1 1 1 の出力信号と移相手段 1 1 2 の出力信号を乗算し、FM復調信号を出力する。

【0003】図 6 は、図 5 の移相手段の構成を示すものであり、図 7 は、移相手段のみを抽出して示すものであ

る。また、図 8 は、図 7 の移相手段の位相特性図である。移相手段は、コイル L、抵抗 R、コンデンサ C の並列共振回路から構成されている。入力電圧  $V_{IN}$  と出力

$$V_{OUT} = \frac{-\omega^2 C L R}{R \{1 - \omega^2 L (C + C_1)\} + j \omega L} V_{IN} \quad \dots (1)$$

また、共振周波数  $\omega_0$  は、(2) 式、移相  $\theta$  は、(3) 式に示すようになる。

【0005】

【数 2】

$$\omega_0 = \frac{1}{2\pi\sqrt{L(C+C_1)}} \quad \dots (2)$$

10

$$\begin{aligned} \theta &= \tan^{-1} \frac{0}{-\omega^2 L C_1 R} - \tan^{-1} \frac{\omega L}{R \{1 - \omega^2 L (C + C_1)\}} \\ &= 180^\circ - \tan^{-1} \frac{\omega L}{R (1 - \omega^2 / \omega_0^2)} \quad \dots (3) \end{aligned}$$

【0007】

【発明が解決しようとする課題】図 5 の FM 復調回路において、移相手段に、図 6 に示すようなコイル L、コンデンサ C、抵抗 R からなる並列共振回路を用いた場合、振幅制限手段及び乗算手段は、1 チップ内に集積できるが、移相手段（並列共振回路）は、1 チップ内に集積することができず、外付けとなる。よって、IC のピン数の増大と外付け部品の増加を招く欠点がある。

【0008】本発明は、上記欠点を解決すべくなされたもので、その目的は、振幅制限手段及び乗算手段と共に移相手段を 1 チップ（IC）内に集積することにより、外付け部品を削減し得る新規な構成の FM 復調回路を提供することである。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明の FM 復調回路は、FM 信号が入力され、前記 FM 信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM 信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM 復調信号を出力する乗算手段とを備え、前記移相手段は、前記振幅制限手段の出力端と電源端子の間に直列接続される第 1 及び第 2 コンデンサと、出力端が前記第 1 及び第 2 コンデンサの接続点に接続される電圧電流変換手段と、前記電圧電流変換手段の入力端に接続される低域通過フィルタ手段とから構成され、前記第 1 及び第 2 コンデンサの接続点は、前記乗算手段の第 2 入力端に接続されている。

【0010】本発明の FM 復調回路は、FM 信号が入力され、前記 FM 信号の最大電圧振幅を一定値に抑える振

電圧  $V_{OUT}$  の関係は、(1) 式に示すようになる。

【0004】

【数 1】

【0006】

【数 3】

20 幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM 信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM 復調信号を出力する乗算手段とを備え、前記移相手段は、前記振幅制限手段の出力端と電源端子の間に直列接続される第 1 及び第 2 コンデンサと、コレクタが前記第 1 及び第 2 コンデンサの接続点に接続され、エミッタが前記電源端子に接続されるトランジスタと、前記トランジスタのベース及びコレクタ間に接続される抵抗と、前記トランジスタのベースと前記電源端子の間に接続される第 3 コンデンサと、前記トランジスタのコレクタに接続される電流源とから構成され、前記第 1 及び第 2 コンデンサの接続点は、前記乗算手段の第 2 入力端に接続されている。

30 【0011】本発明の FM 復調回路は、FM 信号が入力され、前記 FM 信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記 FM 信号の位相を所定量だけ移動させる移相手段と、第 1 及び第 2 入力端を有し、前記第 1 入力端に前記振幅制限手段の出力信号が入力され、前記第 2 入力端に前記移相手段の出力信号が入力され、FM 復調信号を出力する乗算手段とを備え、前記移相手段は、前記振幅制限手段の出力端と第 1 電源端子の間に直列接続される第 1 及び第 2 コンデンサと、コレクタが前記第 1 及び第 2 コンデンサの接続点に接続され、エミッタが前記第 1 電源端子に接続される第 1 トランジスタと、コレクタが第 2 電源端子に接続され、エミッタが前記第 1 トランジスタのベースに接続される第 2 トランジスタと、一方の入力端が前記第 1 及び第 2 コンデンサの接続点に接続され、他方の入力端が前記第 2 トランジスタのベースに接

続される差動手段と、前記第1トランジスタのコレクタに接続される第1電流源と、前記第2トランジスタのエミッタに接続される第2電流源と、前記第2トランジスタのベースと前記第1電源端子の間に接続される第3コンデンサとから構成され、前記第2トランジスタのエミッタは、前記乗算手段の第2入力端に接続されている。

【0012】本発明のFM復調回路は、FM信号が入力され、前記FM信号の最大電圧振幅を一定値に抑える振幅制限手段と、前記振幅制限手段の出力信号が入力され、前記FM信号の位相を所定量だけ移動させる移相手段と、第1及び第2入力端を有し、前記第1入力端に前記振幅制限手段の出力信号が入力され、前記第2入力端に前記移相手段の出力信号が入力され、FM復調信号を出力する乗算手段とを備え、前記移相手段は、前記振幅制限手段の出力端と第1電源端子の間に直列接続される第1及び第2コンデンサと、ベースが前記第1及び第2コンデンサの接続点に接続され、コレクタが第2電源端子に接続され、エミッタが第1電流源を経由して前記第1電源端子に接続されるトランジスタと、一方の入力端が基準電圧源に接続され、他方の入力端が抵抗を経由して前記トランジスタのエミッタに接続され、出力端が前記トランジスタのベースに接続される差動手段と、前記差動手段の他方の入力端と前記第1電源端子の間に接続される第3コンデンサとから構成され、前記トランジスタのエミッタは、前記乗算手段の第2入力端に接続されている。前記振幅制限手段、前記移相手段及び前記乗算手段は、1チップ内に集積されている。

#### 【0013】

【発明の実施の形態】以下、図面を参照しながら、本発明のFM復調回路について詳細に説明する。図1は、本発明の実施の形態に関わるFM復調回路の構成を示している。このFM復調回路は、振幅制限手段111、移相手段112及び乗算手段113から構成されている。振幅制限手段111は、抵抗素子R1～R7、npn型バイポーラトランジスタQ7～Q12を有し、移相手段112は、抵抗素子R、R8～R10、npn型バイポーラトランジスタQ0～Q2、pnp型バイポーラトランジスタQ4～Q6、コンデンサC、C1、C2を有し、乗算手段113は、抵抗素子R11～R23、npn型バイポーラトランジスタQ14～Q17、Q21～Q31、pnp型バイポーラトランジスタQ13、Q18～Q20、コンデンサC3、C4、C5を有している。

$$V_1 = \frac{1}{j\omega C} \quad V_2 = \frac{1}{1 + j\omega CR} \quad V_z \quad \dots (4)$$

【0020】ここで、トランジスタQ1、Q3の電流増幅率 $\beta$ が十分に大きくて、ベース電流がトランジスタQ2のコレクタ電流より無視できる程に小さいと仮定すると、電

【0014】FM信号は、トランジスタQ7のベースに入力される。トランジスタQ7のベースと電源Vの間には、抵抗素子R1が接続され、トランジスタQ7のベースと接地点との間には、コンデンサC及び電源Vが接続されている。

【0015】振幅制限手段111において、トランジスタQ7、Q8は、差動増幅器を構成し、トランジスタQ9、Q10も、差動増幅器を構成している。移相手段112において、トランジスタQ4、Q5は、カレントミラー回路を構成している。トランジスタQ4、Q5のサイズ比は、トランジスタQ2に流す電流の大きさを決定する。乗算手段113において、FM復調信号は、トランジスタQ19、Q25のコレクタから出力される。

【0016】本発明のFM復調回路は、移相手段112の構成に特徴がある。即ち、振幅制限手段111の出力信号は、コンデンサC1を経由して、トランジスタQ1のベース及びトランジスタQ2、Q4のコレクタに与えられると共に、乗算手段113の入力トランジスタQ3のベースに与えられる。コンデンサC2は、コンデンサC1と接地点の間に接続されている。電流源I1、トランジスタQ4、Q5及び抵抗R8、R9は、トランジスタ（電圧電流変換手段）Q2のコレクタに電流を供給するための回路を構成している。なお、電流源I1は、抵抗トリミング等により電流値を調節し、製造時のばらつきによる周波数変化をなくすることができる。

【0017】トランジスタQ2のベースは、抵抗Rを経由してトランジスタQ1のエミッタに接続されると共に、コンデンサCを経由して接地点に接続されている。コンデンサCと抵抗Rは、低域通過フィルタを構成している。また、トランジスタQ2のエミッタは、接地点に接続されている。トランジスタQ1のコレクタは、電源Vに接続され、エミッタは、トランジスタQ0のコレクタに接続されている。トランジスタQ0のエミッタは、抵抗R10を経由して接地点に接続されている。

【0018】このような移相手段112を用いた場合、トランジスタQ1のベース電位を $V_z$ とすると、トランジスタQ2のベース電位 $V_1$ は、AC的には以下の(4)式で与えることができる。

#### 【0019】

【数4】

流 $i_z$ は、(5)式で表すことができる。

#### 【0021】

【数5】

$$i_z = g_m V_1 = \frac{g_m}{1 + j\omega CR} V_z \quad \dots (5)$$

但し、 $g_m$ は、トランジスタQ2の相互コンダクタンスである。よって、インピーダンス $Z$ は、以下の(6)式に示

$$Z = \frac{V_z}{i_z} = \frac{1 + j\omega CR}{g_m} = \frac{1}{g_m} + j\omega \frac{CR}{g_m} \quad \dots (6)$$

【0023】つまり、抵抗成分 $r$ は、 $1/g_m$ となり、コイル成分 $L$ は、 $CR/g_m$ となる。このように、抵抗及びコイルをIC内部に等価的に形成することができるため、外付け部品を削減したFM復調回路を提供することができる。

【0024】本発明のFM復調回路によれば、移相手段が半導体(IC)内に形成され、コイル(インダクタンス)は、等価的に、トランジスタQ1、Q2、抵抗 $R$ 及びコンデンサ $C$ により構成される。つまり、移相手段112は、このようなインダクタンスとコンデンサ(キャパシタンス) $C1$ 、 $C2$ の並列共振回路により構成されることになる。なお、共振角周波数 $\omega_0$ とクオリティファクタ(共振の鋭さを表す係数) $Q$ は、以下の(7)式及び(8)式に示すようになる。

$$L = \frac{CR}{g_m} \quad \dots (9)$$

$$r = \frac{1}{g_m} \quad \dots (10)$$

$$g_m = \frac{IC(Q2)}{VT} \quad \dots (11)$$

【0027】以上からわかることは、トランジスタQ2のコレクタ電流 $IC(Q2)$ を変えることにより、相互コンダクタンス $g_m$ が変わり、かつ、インダクタンス $L$ も変わることである。つまり、本発明によれば、 $IC$ (FM復調回路)の製造時において、トランジスタQ2のコレクタ電流 $IC(Q2)$ を適当な値に調整することにより共振周波数 $f_0$ を設定できるため、製造ばらつきを吸収したFM復調が可能となる。

【0028】図2は、図1の移相手段の第1変形例を示すものである。振幅制限手段の出力信号は、コンデンサ $C1$ を経由して、トランジスタQ2のコレクタに接続されると共に出力端子に接続されている。コンデンサ $C2$ は、コンデンサ $C1$ と接地点の間に接続される。定電流源 $I3$ は、電源 $V$ とトランジスタQ2のコレクタの間に接続されている。トランジスタQ2のベース及びコレクタ間には、抵抗 $R$ が接続され、ベースと接地点の間には、コンデンサ $C$ が接続されている。トランジスタQ2のエミッタは、接地点に接続されている。

【0029】本例の移相手段は、図1の移相手段に比べて素子数が削減されており、回路規模とチップの縮小化に貢献できる。一方、 $S/N$ 比については、本例の移相手段よりも、図1の移相手段の方が優れている。

【0030】図3は、図1の移相手段の第2変形例を示

されるようになる。

【0022】

【数6】

【0025】

【数7】

$$\omega_0 = \frac{1}{\sqrt{(C1 + C2)L}} \quad \dots (7)$$

$$Q = \frac{1}{\omega_0 (C1 + C2)r} \quad \dots (8)$$

また、インダクタンス $L$ 、抵抗 $r$ 、相互コンダクタンス $g_m$ は、それぞれ以下の(9)～(11)式に示すようになる。

【0026】

【数8】

すものである。本例の移相手段は、差動接続されたバイポーラトランジスタを備え、抵抗素子を有していない点に特徴を有する。

【0031】振幅制限手段の出力信号は、コンデンサ $C1$ を経由して、トランジスタQ2のコレクタに接続されると共にトランジスタQ32のベースに接続されている。コンデンサ $C2$ は、コンデンサ $C1$ と接地点の間に接続される。

定電流源 $I3$ は、電源 $V$ とトランジスタQ2のコレクタの間に接続されている。トランジスタQ2のエミッタは、接地点に接続されている。

【0032】トランジスタQ32、Q33は、差動対を構成している。トランジスタQ32、Q33のエミッタは、互いに接続され、その接続点は、電流源 $I1$ を経由して接地点に接続されている。トランジスタQ32のコレクタは、電源に接続され、トランジスタQ33ベース及びコレクタは、電流源 $I2$ を経由して電源 $V$ に接続されている。トランジスタQ33のベースは、トランジスタQ34のベースに接続されると共に、コンデンサ $C$ を経由して接地点に接続されている。トランジスタQ34のコレクタは、電源 $V$ に接続され、エミッタは、出力端子に接続されると共にトランジスタQ2のベースに接続されている。電流源 $I4$ は、トランジスタQ34のエミッタと接地点の間に接続されてい

【0033】以上の構成においても、図1のFM復調回路と同様の効果が得られる。図4は、図1の移相手段の第3変形例を示すものである。本例の移相手段は、差動接続されたバイポーラトランジスタを有している点に特徴を有する。

【0034】振幅制限手段の出力信号は、コンデンサC1を経由して、トランジスタQ33のコレクタに接続されると共にトランジスタQ34のベースに接続されている。コンデンサC2は、コンデンサC1と接地点の間に接続される。定電流源I2は、電源VとトランジスタQ33のコレクタの間に接続されている。トランジスタQ32のコレクタは、電源Vに接続されている。

【0035】トランジスタQ32, Q33は、差動対を構成している。トランジスタQ32, Q33のエミッタは、互いに接続され、その接続点は、電流源I1を経由して接地点に接続されている。基準電圧源V3は、トランジスタQ32のベースと接地点の間に接続されている。トランジスタQ33のベースは、抵抗Rを経由してトランジスタQ34のエミッタに接続されると共に、コンデンサCを経由して接地点に接続されている。電流源I3は、トランジスタQ34のエミッタと接地点の間に接続されている。出力端子は、トランジスタQ34のエミッタに接続される。

【0036】以上の構成においても、図1のFM復調回路と同様の効果が得られる。なお、本発明のFM復調回路は、テレビやラジオなどのFM信号の受信部などに適用することができる。

【0037】

【発明の効果】以上、説明したように、本発明のFM復調回路によれば、次のような効果を奏する。従来、ICの外付け部品とされていたコイル（インダクタンス）を、トランジスタ、コンデンサ及び抵抗により、等価的にIC（半導体）内に実現している。つまり、本発明に

関わる移相手段において、インダクタンスLは、 $C \cdot R / g_m$ で表され、抵抗rは、 $1 / g_m$ で表され、相互コンダクタンス $g_m$ は、 $IC(Q2) / VT$ で表される。

【0038】よって、本発明によれば、ICの外付け部品の削減が可能になる。また、トランジスタQ2のコレクタ電流 $IC(Q2)$ を変えることにより、相互コンダクタンス $g_m$ が変わり、かつ、インダクタンスLも変わる。つまり、本発明によれば、IC（FM復調回路）の製造時において、トランジスタQ2のコレクタ電流 $IC(Q2)$ を適当な値に調整することにより共振周波数 $f_0$ を設定できるため、製造ばらつきを吸収したFM復調が可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態に関わるFM復調回路を示す回路図。

【図2】図1の移相手段の第1変形例を示す回路図。

【図3】図1の移相手段の第2変形例を示す回路図。

【図4】図1の移相手段の第3変形例を示す回路図。

【図5】従来のFM復調回路の構成を示すブロック図。

【図6】図5の移相手段の一例を示す図。

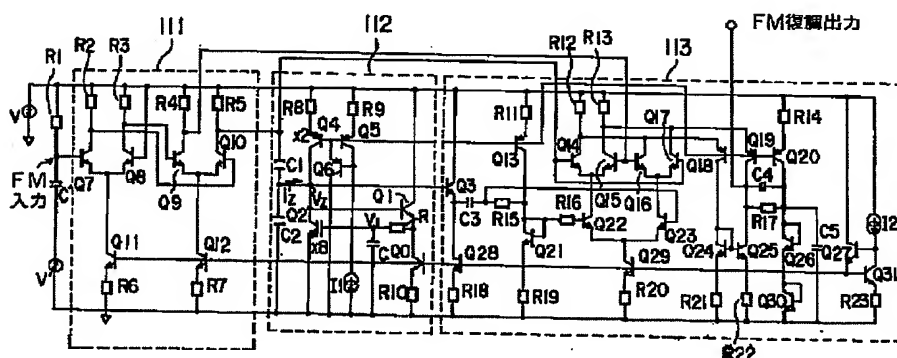
【図7】従来の移相手段の構成を示す回路図。

【図8】図7の移相手段の移相特性を示す図。

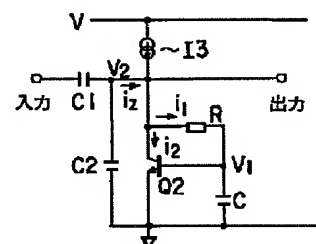
【符号の説明】

111	: 振幅制限手段、
112	: 移相手段、
113	: 乗算手段、
Q0, Q1, ~Q34	: バイポーラトランジスタ、
R, R', R1 ~ R23	: 抵抗、
C, C', C1 ~ C3	: コンデンサ、
V, V', V3	: 電源、
I1, I2, I3	: 電流源。

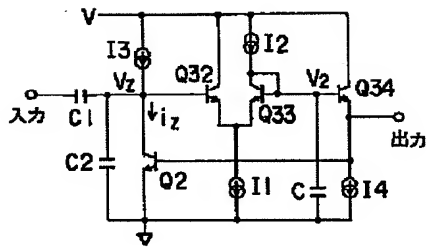
【図1】



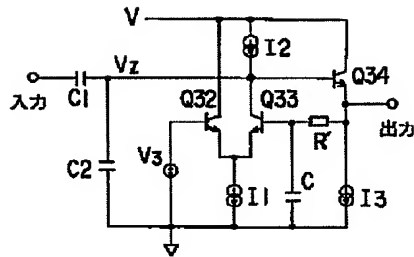
【図2】



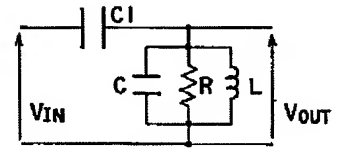
【図 3】



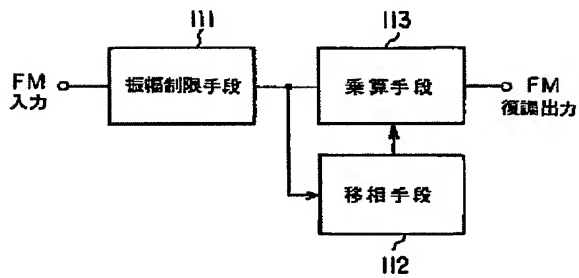
【図 4】



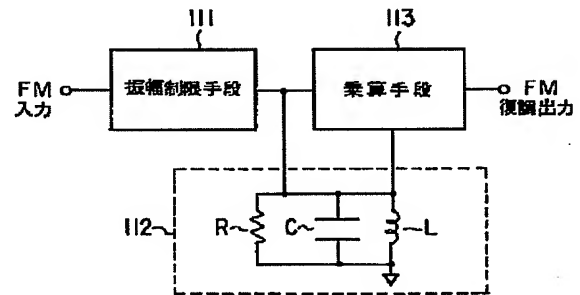
【図 7】



【図 5】



【図 6】



【図 8】

